

光通信送受信装置の電磁ノイズ解析

電子部 ○尾前 宏, 上菌 剛

1. はじめに

インターネットや携帯電話などの普及に伴うデジタル通信ネットワークの大容量化に対応した光WDM方式通信制御LSIの開発プロジェクトにおいて、LSI内部での電磁ノイズによる相互干渉問題を防ぐための解析技術に関する研究を行った。

今回開発するLSIは高周波で動作するアナログ部とデジタル部が混在するLSIであり、チップ内におけるノイズの相互干渉がLSIの性能に大きく影響を与える可能性が高い。そこで、LSI内部における電磁界の強度分布を視覚化し、電磁波の発生源や伝搬状況の解析を行った。

なお、本研究は、鹿児島大学の山下喜市教授プロジェクトリーダーのもと、鹿児島大学、日立ハイブリッドネットワーク(株)、慶応義塾大学、(株)日本計器鹿児島製作所、ソニーセミコンダクタ九州(株)鹿児島TEC、(株)シーテック、九州産業技術センター(管理法人)及び、当センターがプロジェクトを組み、平成16～17年度の地域新生コンソーシアム研究開発事業「光WDM伝送用自律制御アーキテクチャとシステム LSIの開発」として経済産業省の支援を頂いて行った研究開発において、当センターの分担研究として実施したものである。

2. 実験方法

2.1 解析システムの概要

微細なLSIチップ内の電磁波分布を高い分解能で正確に可視化するため、今回用いた解析システムは図1に示すように、超精密XYZステージ、スペクトラムアナライザ、拡大観察用カメラ、微小磁界プローブ、制御用コンピュータ等で構成されている。超精密XYZステージにおいて被試験体近傍上空のXY平面を微小磁界プローブでスキャンし、被試験体上の近傍電磁界強度分布を測定する。

拡大観察用カメラの映像を用いることで、微小磁界プローブを被試験体に対して正確に位置決めすること可能である。

2.2 被試験体の概要

今年度試作したLSIチップは図2に示すように、5mm×10mm角で、左右2つのブロックで構成されている。左側は10Gb/sでの光通信を行うためのアナログ回路で、右側にはアナログ部を制御するためのデジタル回路+アナログ-デジタル変換回路となっている。今回の測定では、図3に示すように、このチップを評価用ボードに搭載し、20MHzのクロック信号のみ供給した状態で測定した。

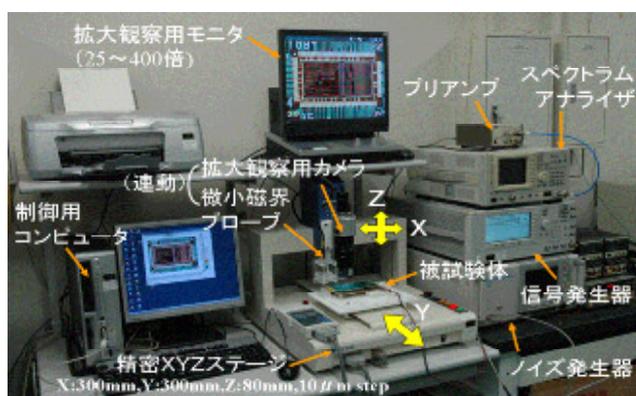


図1 解析システム

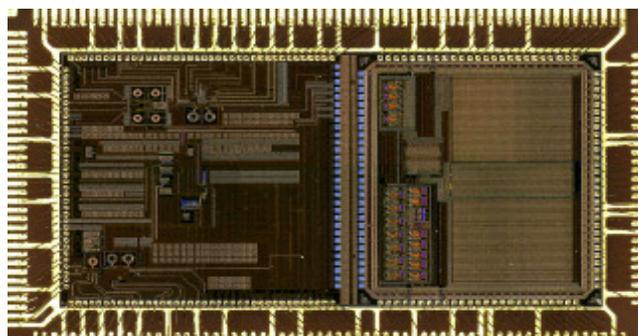


図2 試作LSI (5mm×10mm)

3 実験方法

3.1 放射スペクトルの解析

強度分布を解析する周波数を決定するため、被試験体のクロックラインにおける放射スペクトルを測定した結果、図4に示すように、クロック信号の高調波が約1GHz近くまで発生しており、その中で放射強度が最大であった第11次高調波(220MHz)における磁界分布を測定することとした。



図3 評価時の基板構成

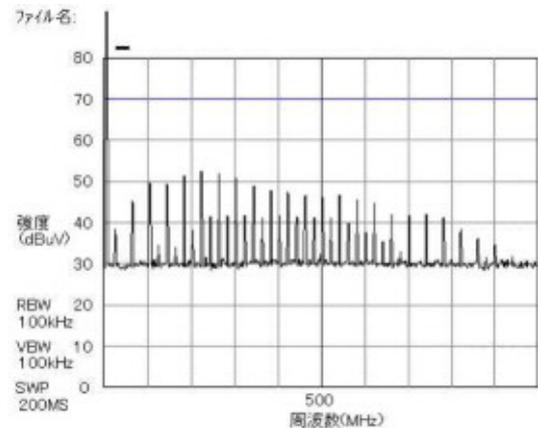


図4 クロックラインからの放射スペクトル

3.3 電磁界強度分布の測定

LSIチップ周辺部の測定結果を図5に、LSIチップ上の測定結果を図6に示す。

その結果、LSIチップへのクロック信号供給線からの放射ノイズレベルが高く、LSIチップ上においてもデジタル部のクロック配線からの放射が強いことが確認できた。また、本来デジタル信号の通っていないアナログ部の電源配線からの放射も確認された。これらの結果から、デジタル部のクロック信号がアナログ部の回路へ干渉する可能性があるため、電源配線などへのノイズフィルタの追加や信号配線へのダンピング抵抗の追加等で対策する必要があると考えられる。

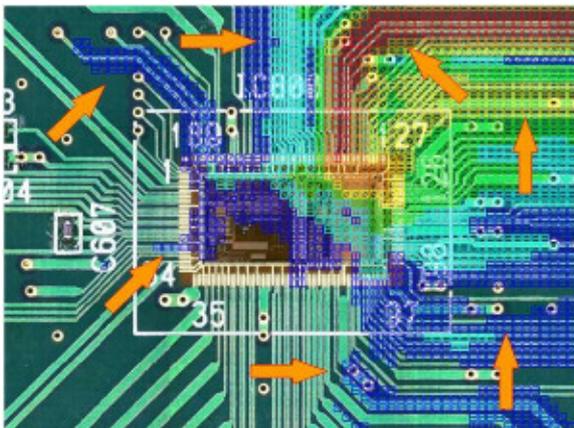


図5 LSIチップ周辺の磁界強度分布

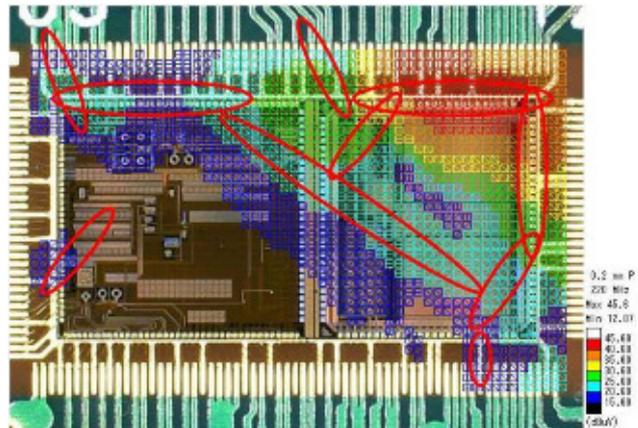


図6 LSIチップ上の磁界強度分布

4. おわりに

今年度の電磁ノイズ解析では、試作LSIチップ単体からの放射ノイズ解析を行い、LSIチップ上における電磁ノイズの及ぼす影響について明らかにした。今後の補完研究等においては、今回の解析で明らかになった問題点に対する対策を施した上で、光WDM送受信装置としての電磁ノイズ解析を行い、対策効果の確認などを行う予定である。なお、本研究開発で使用した超精密XYZステージと信号発生器は、平成16年度の日本自転車振興会の補助を受けて整備した。